بسم الله الرحمن الرحيم

سمینار درس تئوری و تکنولوژی ساخت ادوات نیمه هادی

کیفیت سنجی SiO_2

استاد :

دکتر محمدنژاد

فهرست

۱ مقدمه

۲ ارزیابی قابلیت اطمینان

۳ روش های تعیین چگالی بار و ترپهای اکسید

مقدمه

Fixed Oxide Charge

- بارهایی مثبت ناشی از نقص های ساختاری ایجاد شده در فرآیند اکسیداسیون.
- فاصله حدود ۲۵ آنگستورومی از سطح واسط اکسید و سیلیکون.
- مستقل از ولتاژ اعمالی به گیت.
- چگالی ثابت حتی تحت استرس الکتریکی و حرارتی. کاهش چگالی با افزایش دمای فرایند اکسیداسیون.
- چگالی آن ها وابسته به شرایط اکسیداسیون از جمله محیط اکسیداسیون، شرایط خنک کنندگی و ... دارد.

Oxide Trapped Charge

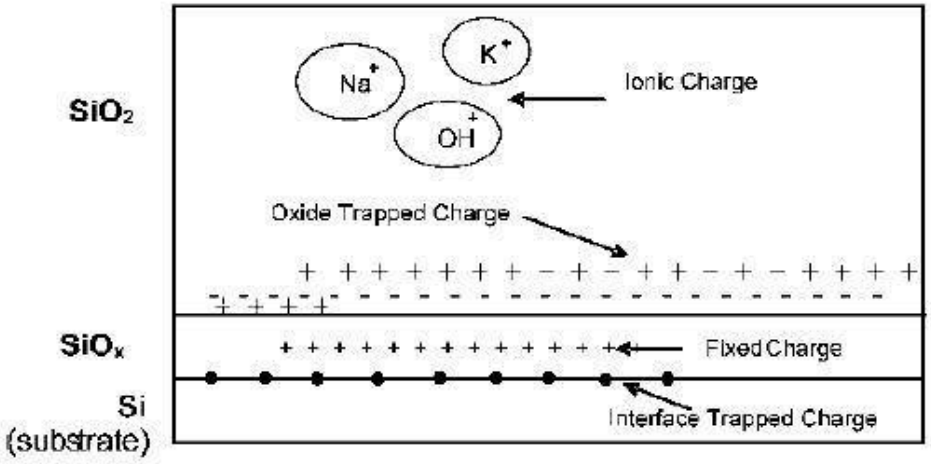
- بسته به الکترون یا حفره بدام افتاده در اکسید بالک می تواند بار مثبت یا منفی داشته باشد.
- عمل بدام افتادن می تواند در اثر انواع تونل زنی، تابش و ... صورت پذیرد. با بازپخت در دماهای پایین (کمتر از ۵۰۰C) می توان چگالی آنها را کاهش داد.

Mobile Ionic Charge

- این بارهای مثبت ناشی از یونهایی مانند سدیم، لیتیم و پتاسیم است.
- قابلیت تحرک درون اکسید تحت استرس الکتریکی یا حرارتی.
- جهت کاهش چگالی این بارها باید فرایند اکسیداسیون بسیار تمیز باشد.

Interface Trapped Charge

- این بارهای مثبت یا منفی ناشی از نقص های ساختاری سطح واسط اند.
- اغلب این مراکز را می توان توسط بازپخت در دمای پایین حدود ۴۵۰ درجه در محیط هیدروژن خنثی نمود.



ارزیابی قابلیت اطمینان

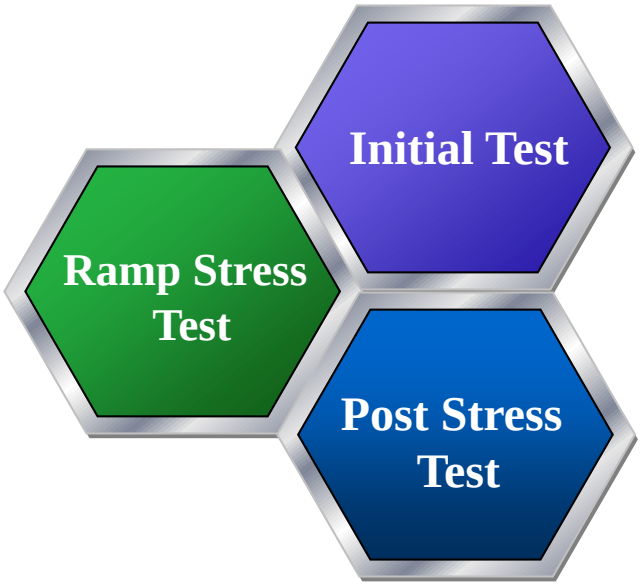
تکنیک های ارزیابی قابلیت اطمینان، تکنیک هایی هستند که قابلیت اطمینان کل اکسید نازک را در سطح ویفر (wafer level) را اندازه گیری می کنند. این روشها ارزیابی سریعی از قابلیت اطمینان اکسید را فراهم کرده و داده های حاصل از آن می تواند جهت بهبود فرایند اکسید نازک بکار رود.

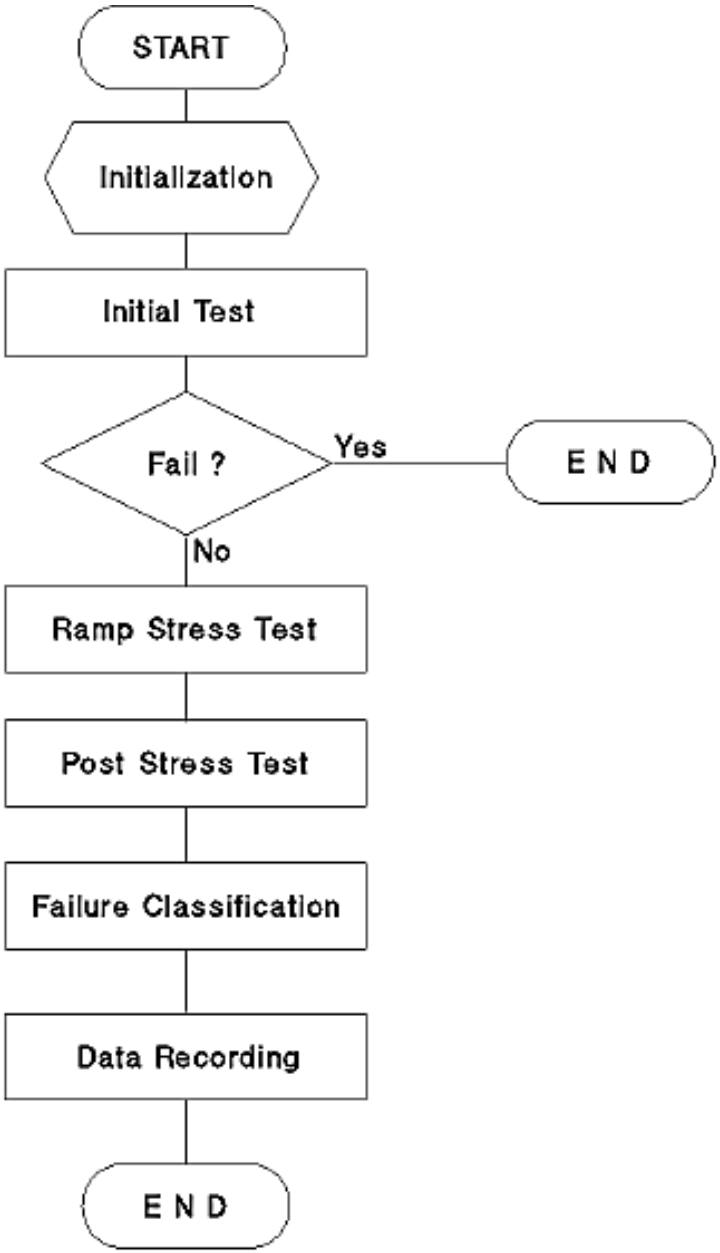
1. تکنیک V-Ramp
2. تکنیک J-Ramp
3. TDDB

تکنیک V-Ramp

در این تست یک ولتاژ افزایشی به خازن اکسید اعمال می شود تا اینکه شکست دی الکتریک رخ دهد. تست V-Ramp ولتاژ شکست و بار شکست مربوط به یک اکسید نازک را اندازه گیری می کند. مقادیر بالاتر اندازه گیری شده در این تست بیانگر کیفیت بهتر اکسید است.

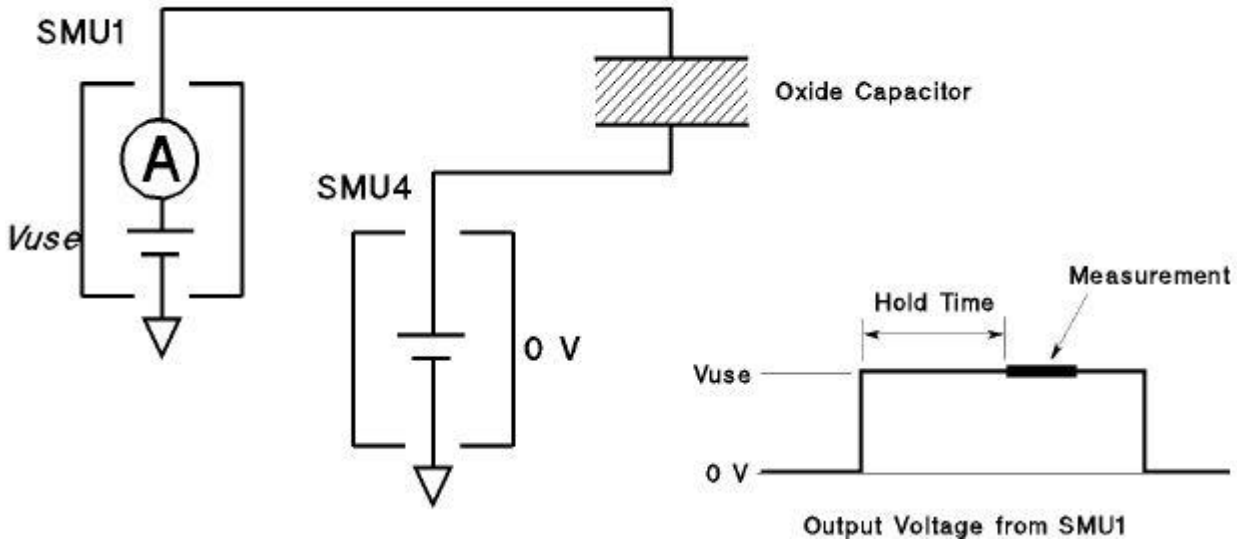
تمامی این تست ها در ناحیه کاری انباشتگی خازن صورت می پذیرد




START
Initialization
Initial Test
Fail ?
Yes
E N D
No
Ramp Stress Test
Post Stress Test
Failure Classification
Data Recording
E N D

Initial Test

- اعمال ولتاژ نرمال عملکردی ثابت به خازن اکسید و اندازه گیری جریان نشتی عبوری از خازن تا خطاها ی اولیه اکسید آشکار شود.
- دمای محیط ۲۵ درجه
- اگر جریان نشتی بیشتر از یک میکرو آمپر باشد رفتار اکسید به عنوان خطا تلقی می شود.
- اندازه گیری با استفاده از Agilent 4155/4156.

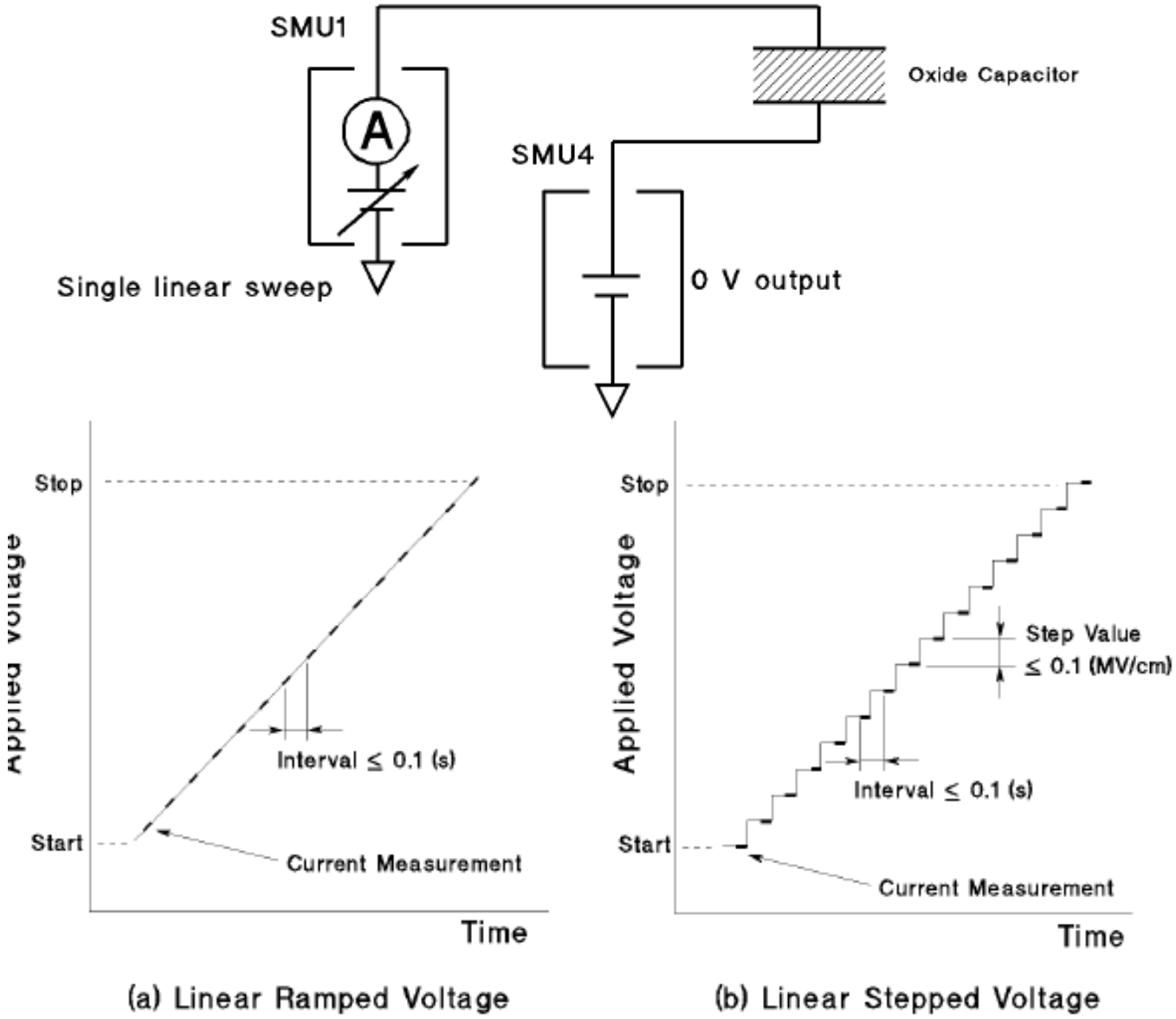


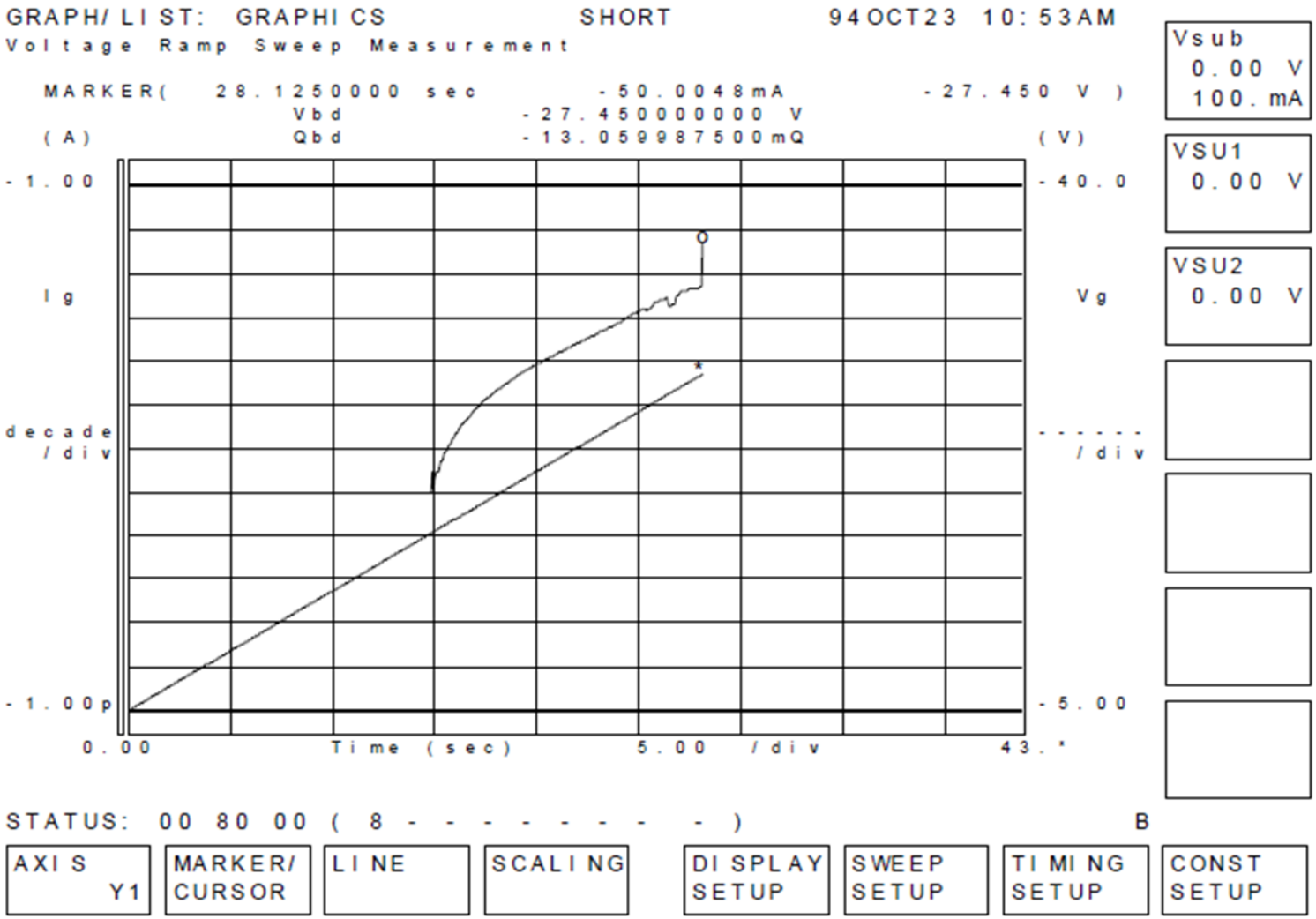
Post Stress Test

- بررسی وضعیت اکسید پس از اعمال Ramp Stress Test .
- اعمال ولتاژ نرمال عملکردی ثابت به اکسید و اندازه گیری جریان نشتی زیرلایه. در صورتی تست موفق است که اکسید.
- جریان نشتی کمتر از یک میکرو آمپر نشان دهنده عدم شکست و خطا است.

Ramp Stress Test

- یک ولتاژ رمپ خطی یا یک ولتاژ پله ای خطی که تقریبا یک ولتاژ رمپ است، اعمال شده و بطور همزمان جریان عبوری از خازن اندازه گیری می شود..
- با شکست دی الکتریک اعمال ولتاژ رمپ متوقف شده و ولتاژ مذکور ولتاژ شکست نامیده می شود. و با استفاده از جریان عبوری، بار تحمیلی به اکسید محاسبه می گردد.


SMU1
A
Oxide Capacitor
SMU4
Single linear sweep
0 V output
Stop
Applied Voltage
Interval ≤ 0.1 (s)
Start
Current Measurement
Time
(a) Linear Ramped Voltage
Stop
Applied Voltage
Step Value
≤ 0.1 (MV/cm)
Interval ≤ 0.1 (s)
Start
Current Measurement
Time
(b) Linear Stepped Voltage


GRAPH/ LI ST: GRAPHI CS
SHORT
94OCT23 10: 53AM
Voltage Ramp Sweep Measurement
MARKER(28.1250000 sec -50.0048mA -27.450 V)
Vbd -27.450000000 V
Qbd -13.059987500mQ
(A)
(V)
-1.00
Ig
decade /div
-1.00p
-40.0
Vg
------ /div
-5.00
0.00
Time (sec)
5.00 /div
43.*
Vsub
0.00 V
100. mA
VSU1
0.00 V
VSU2
0.00 V
STATUS: 00 80 00 (8 - - - - - - - -)
B
AXI S Y1
MARKER/ CURSOR
LI NE
SCALI NG
DI SPLAY SETUP
SWEEP SETUP
TI MI NG SETUP
CONST SETUP

تکنیک J-Ramp

در این تست یک جریان افزایشی به خازن اکسید اعمال می شود. افزایش بار الکتریکی خازن سبب افزایش ولتاژ دو سر آن می شود. زمانی که شکست دی الکتریک رخ می دهد ولتاژ دوسر اکسید افت پیدا می کند. این ولتاژ، ولتاژ شکست و بار تحمیلی به اکسید تا قبل از لحظه شکست، بار شکست نامیده می شود. این تست نیز دارای سه زیر تست اولیه، جریان رمپ و صحت شکست می باشد.

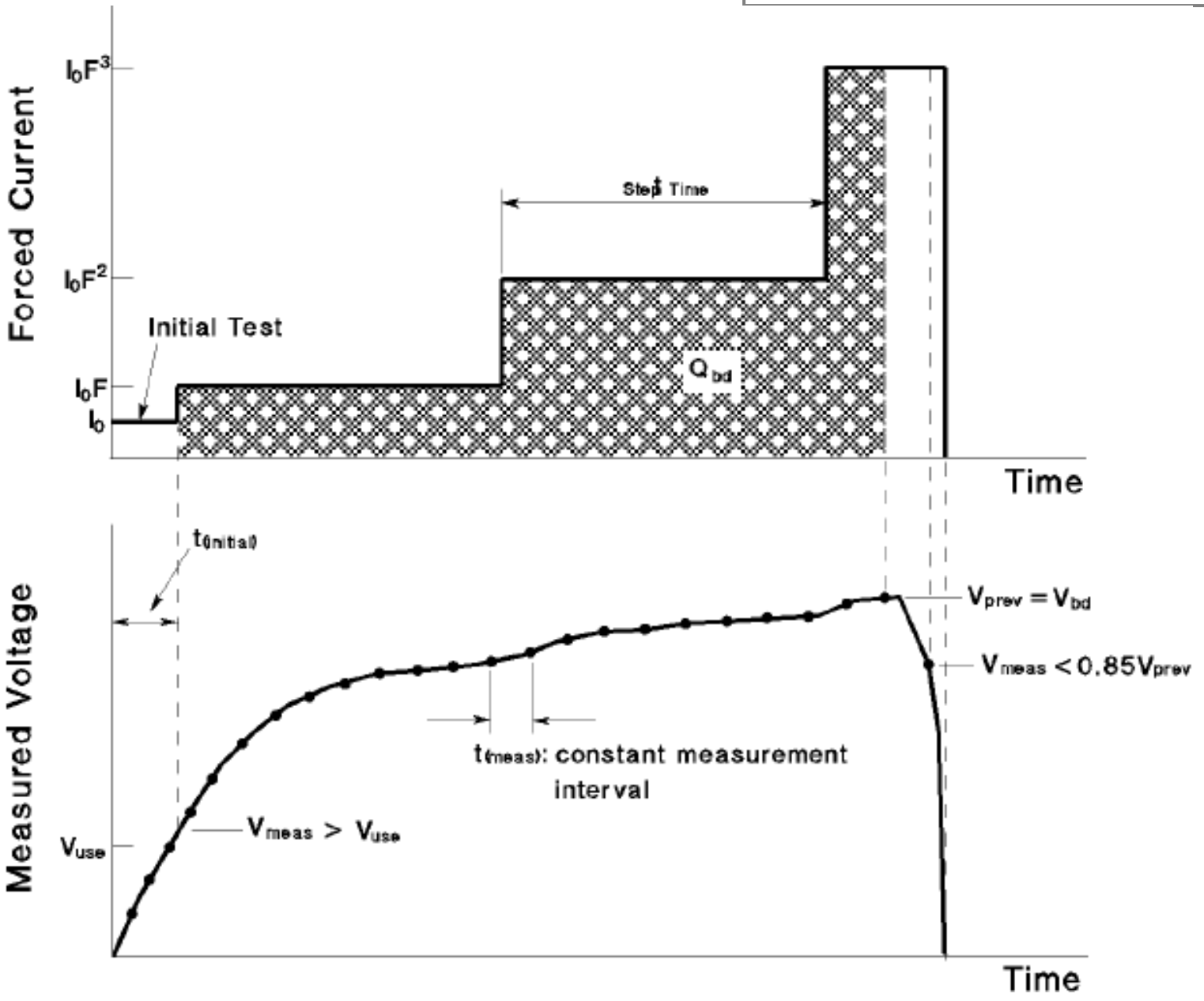
تست اولیه

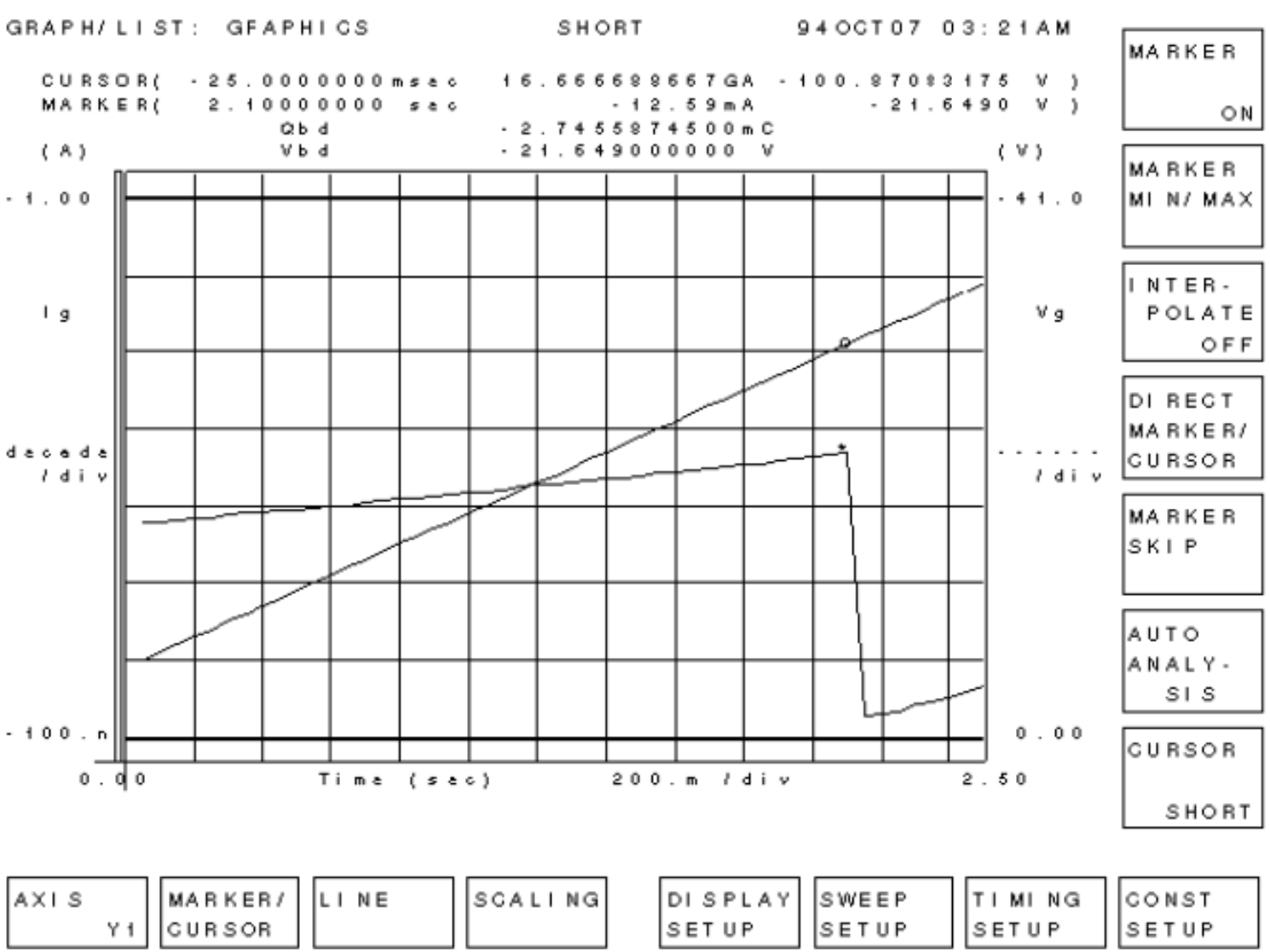
- اعمال جریان ثابت ۱ میکرو آمپری و اندازه گیری ولتاژ.
- این جریان قادر به شکست دی الکتریک نیست.
- اگر ولتاژ کمتراز حد نرمال باشد. خطا اعلام می گردد.

تست درستی

- اعمال جریان ثابت ۱ میکرو آمپری و اندازه گیری ولتاژ.
- اگر ولتاژ بیشتر از حد نرمال باشد. خطا اعلام می گردد.

یعنی اکسید در مرحله تست


Forced Current
I_0F^3
I_0F^2
I_0F
I_0
Step Time
Initial Test
Q_{bd}
Time
Measured Voltage
$t_{(initial)}$
$V_{prev} = V_{bd}$
$V_{meas} < 0.85V_{prev}$
$t_{(meas)}$: constant measurement interval
V_{use}
$V_{meas} > V_{use}$
Time


GRAPH/LIST: GFAPHICS
SHORT
94OCT07 03:21AM
CURSOR(-25.0000000msec 16.666689667GA -100.970%3175 V)
MARKER(2.10000000 sec -12.59mA -21.6490 V)
Qbd -2.74558745 00mC
(A) Vbd -21.649000000 V (V)
-1.00
Ig
decade /div
-100.n
0.00
Time (sec)
200.m /div
2.50
-41.0
Vg
------ /div
0.00
MARKER ON
MARKER MIN/MAX
INTER-POLATE OFF
DIRECT MARKER/ CURSOR
MARKER SKIP
AUTO ANALY-SIS
CURSOR SHORT
AXIS Y1
MARKER/ CURSOR
LINE
SCALING
DISPLAY SETUP
SWEEP SETUP
TIMING SETUP
CONST SETUP

تکنیک TDDB

V-Constant

- اعمال یک ولتاژ ثابت به گیت و اندازه گیری جریان گیت.
- اگر جریان گیت از یک حد آستانه بیشتر شود، اندازه گیری متوقف می شود.
- پلاریته استرس باید عنصر را در ناحیه انباشتگی قرار دهد.

$$Q_{BD} = \int_0^{t_{BD}} J \quad dt$$

J-Constant

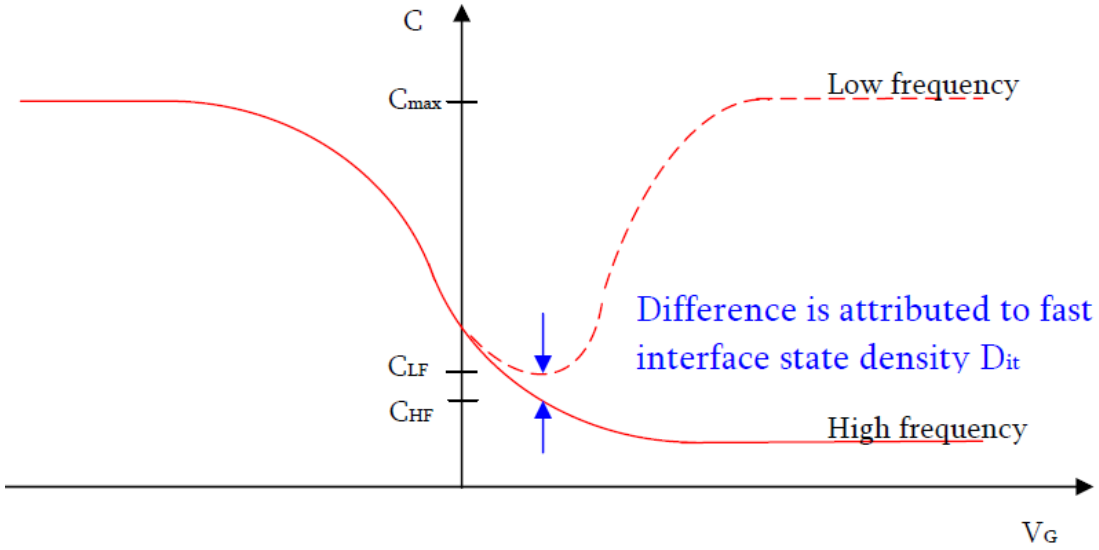
- اعمال جریانی با چگالی ثابت به گیت
- اندازه گیری ولتاژ دو سر اکسید
- مقدار جریان بین 0.5-0.1 آمپر بر سانتی متر مربع توصیه می شود.

$$Q_{BD} = (t_{DB})(J_{const})$$

Quasi method

Interface Trapped charge

در روش شبه استاتیک یک منحنی C-V فرکانس پایین با یک منحنی عاری از اثر ترپهای واسط مقایسه می شود. منحنی دوم یک منحنی فرکانس بالاست که فرکانس آن در حدی است که ترپهای واسط قادر به پاسخگویی و دنبال کردن فرکانس ورودی نیستند.

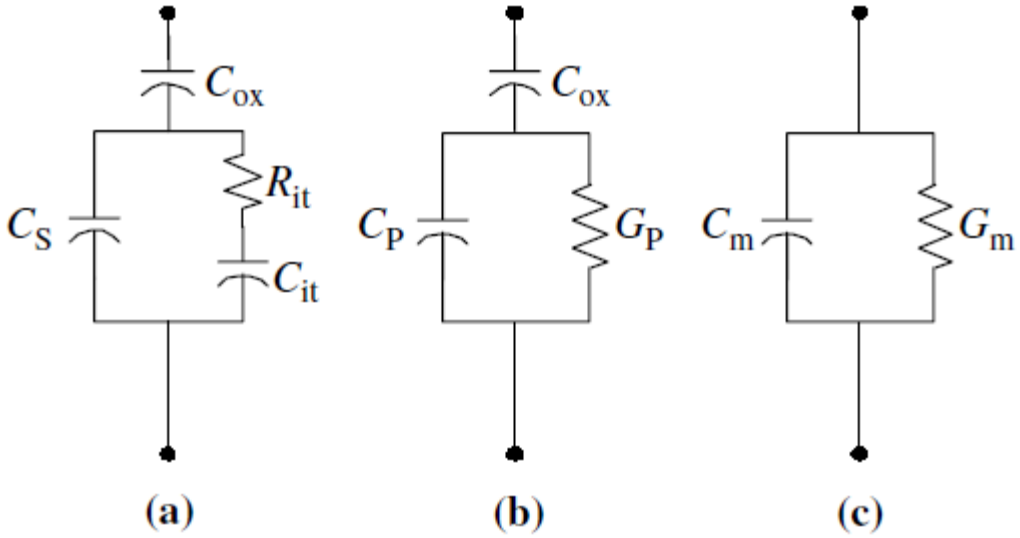


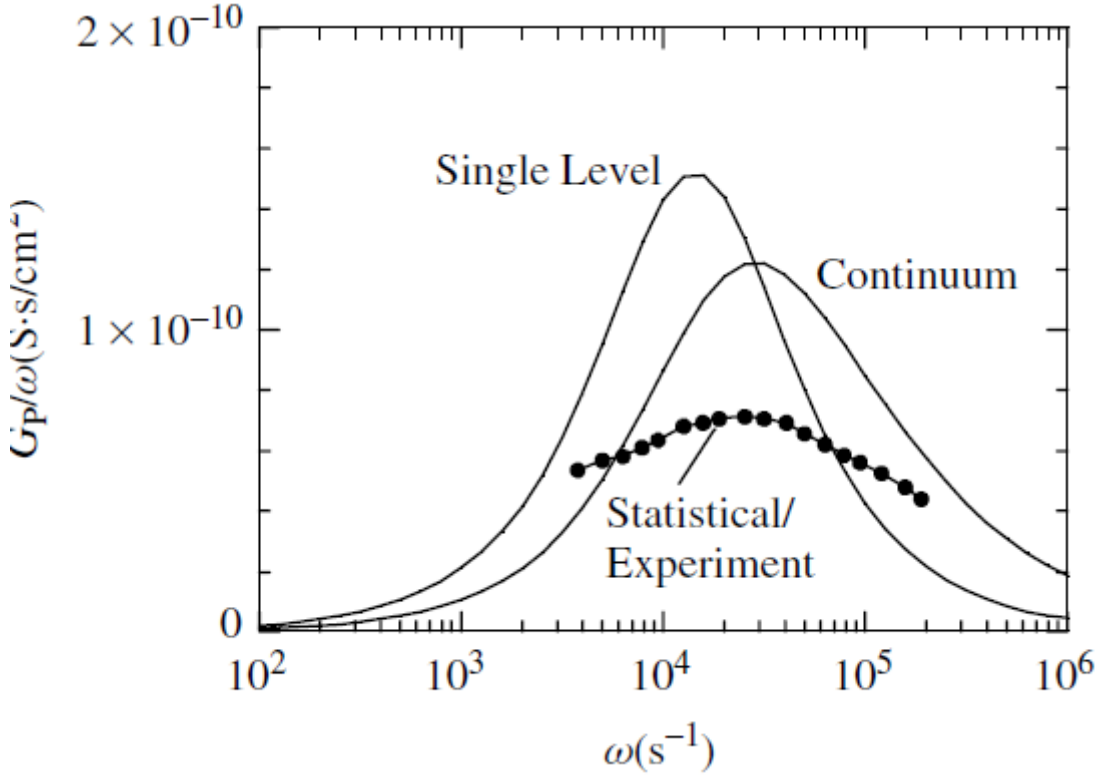
$$D_{it} = \frac{1}{q}\left(\frac{C_{max}C_{LF}}{C_{max}-C_{LF}} - \frac{C_{max}C_{HF}}{C_{max}-C_{HF}}\right)$$

Conductance method

Interface Trapped charge

این تکنیک بر اساس اندازه گیری کنداکتانس موازی معادل مربوط به خازن اکسید بـر حسـب ولتـاژ بایاس و فرکانس استوار است. چون اخذ و آزاد سازی حاملها در ترپهای واسط فرآیندی تلفاتی است، این تلفات بوسیله مقاومت Rit نشان داده می شود.





$$\frac{G_P}{\omega} = \frac{q D_{it}}{2\omega\tau_{it}} ln[1 + (\omega\tau_{it})^2] \qquad D_{it} \approx \frac{2.5}{q}\left(\frac{G_P}{\omega}\right)_{max}$$

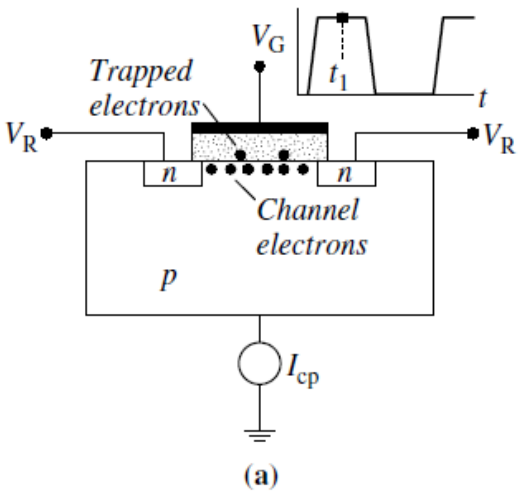
$$\frac{G_P}{\omega} = \frac{\omega G_m C_{ox}^2}{G_m^2 + \omega^2 (C_{ox} - C_m)^2}$$

Charge Pumping method

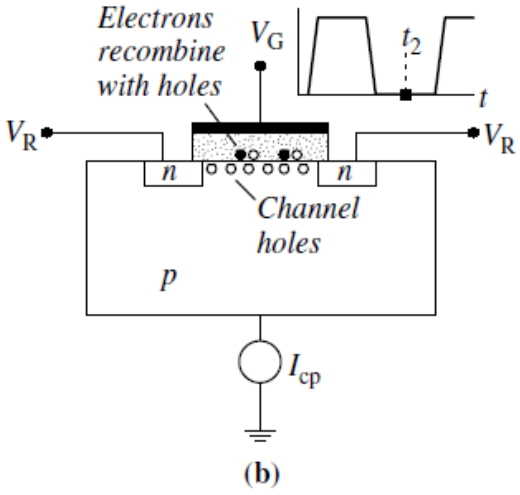
Interface Trapped charge

در این تکنیک سورس و درین ماسفت به یکدیگر متصل بوده و بایاس معکوس شده اند. پالس اعمالی به گیت بگونه ای است که بتواند از ناحیه وارونگی تا انباشتگی تغییر وضعیت ایجاد کند.

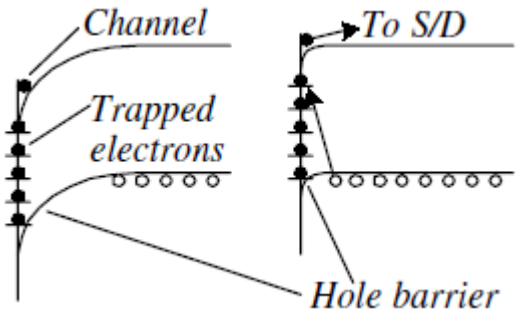
اختلاف بارهای ورودی و خروجی سبب ایجاد جریانی متناسب با چگالی ترپهای سطح واسط در زیرلایه می گردد.



(a)

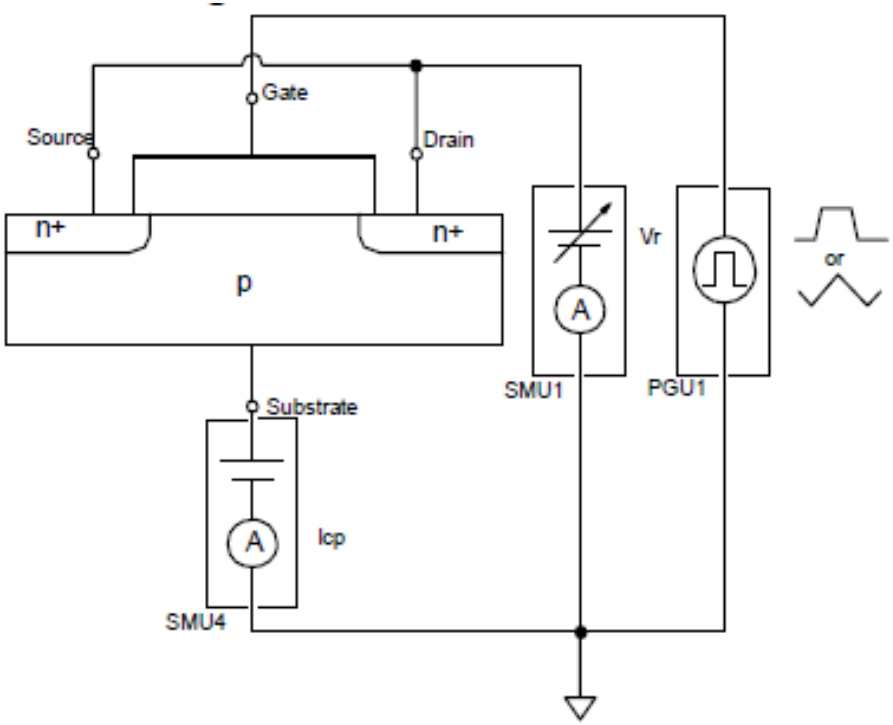


(b)



پالس اعمالی به گیت می تواند مربعی، مثلثی یا ذوزنقه ای باشد.

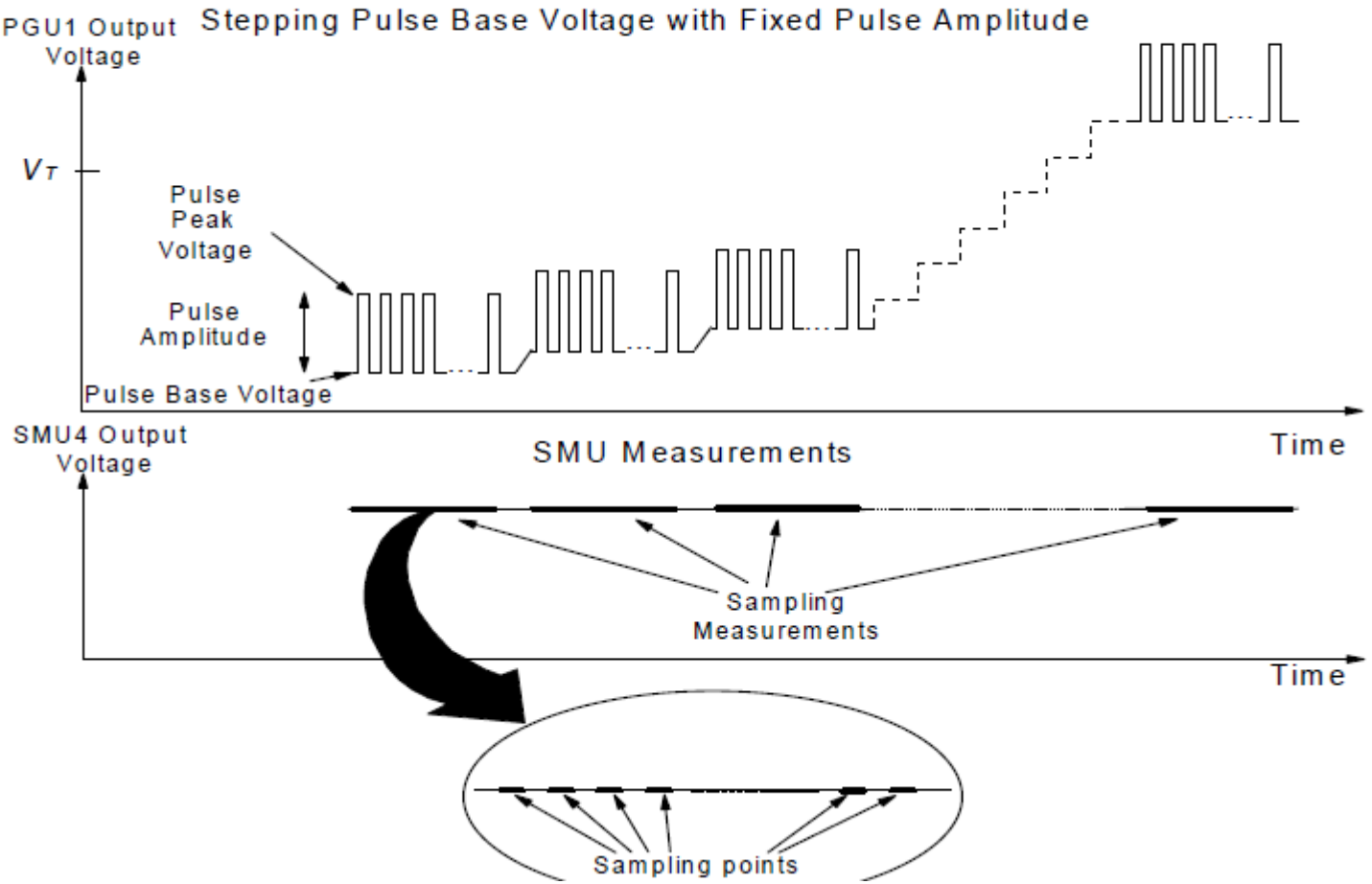
جریان ایجاد شده در زیر لایه جریان charge pumping نامیده می شود.



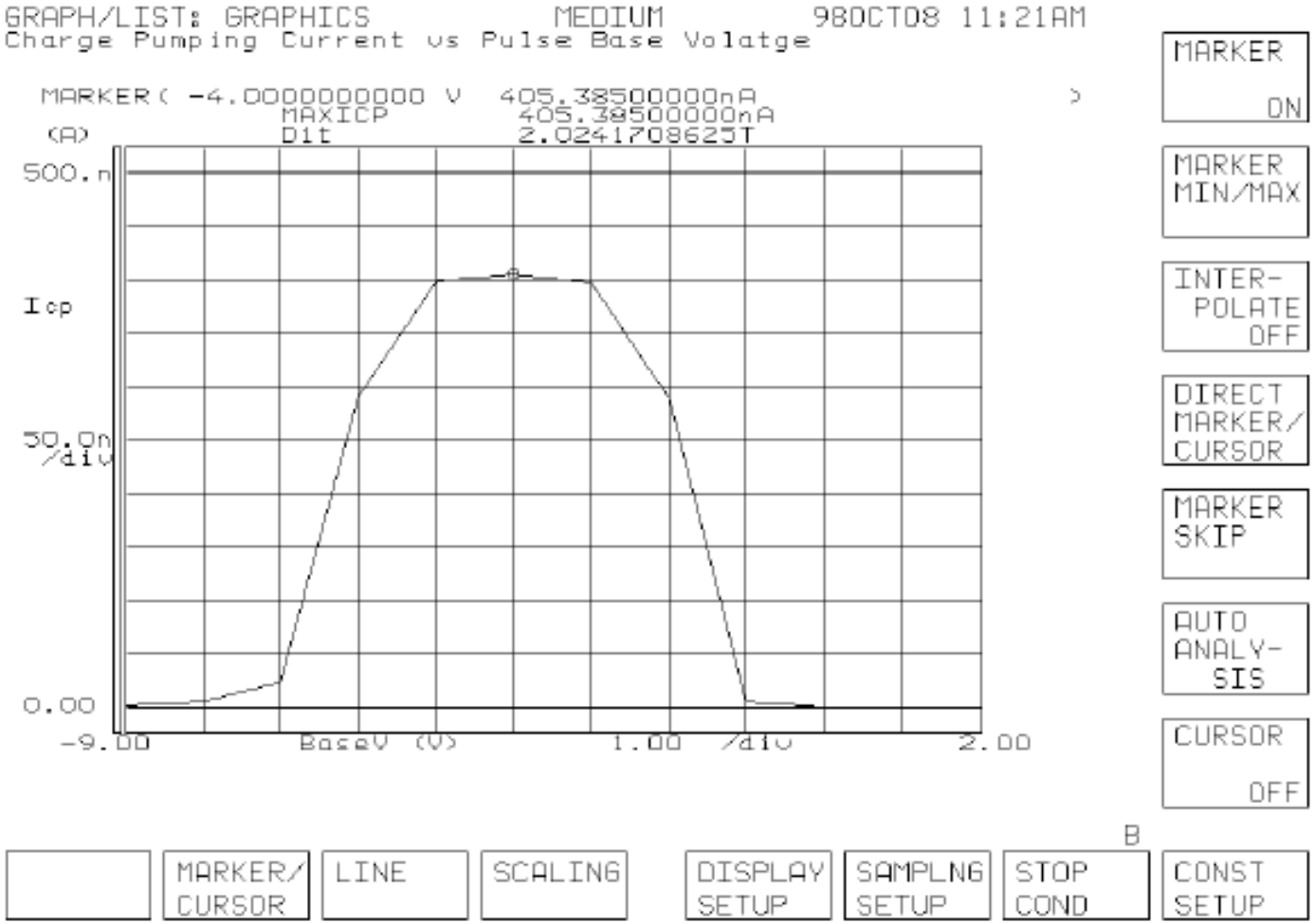
Agilent 4155
Semiconductor
Parameter Analyzer

$$\overline{Dit} = Icp / (f \times q \times Ag)$$

Timing Chart of Square Pulse Method



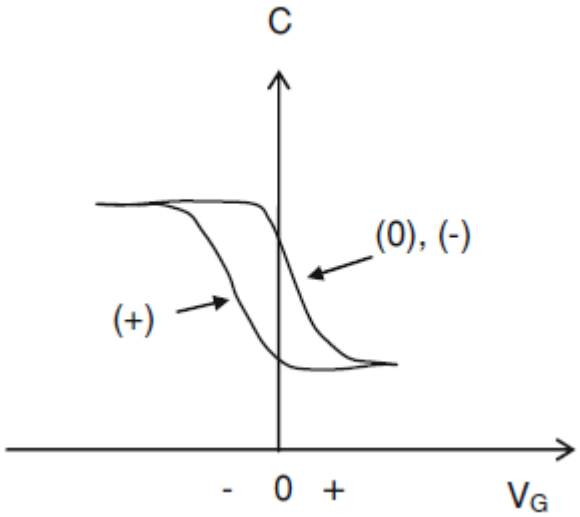
Square Pulse Method Measurement Result



BTS method

Mobile Charge

- رسم منحنی HCV (معمولا بالای ۱ مگاهرتز) قبل از اعمال استرس.
- گرم کردن اکسید در دمای بالای C ۲۰۰ به مدت ۳۰ دقیقه و اعمال همزمان یک ولتاژ مثبت به گیت ترانزیستور.
- خنک کردن اکسید تا دمای اتاق که سبب عدم باز توزیع یون های متحرک می شود.
- ایجاد منحنی دوم HCV.
- اندازه گیری جابجایی ولتاژ باند هموارVFB قبل و بعد از Bias Thermal Stress.



$$C_{FB} = \frac{C_{ox} C_{FBS}}{C_{ox} + C_{FBS}}$$

$$C_{FBS} = \frac{A\, \varepsilon_o\, \varepsilon_{ox}}{L_D}$$

$$L_D = \sqrt{\frac{kT}{q^2 N_A}}$$

$$\Delta V_{FB} = -\frac{t_{ox} Q_{tot}}{\varepsilon_o \varepsilon_{ox}}$$

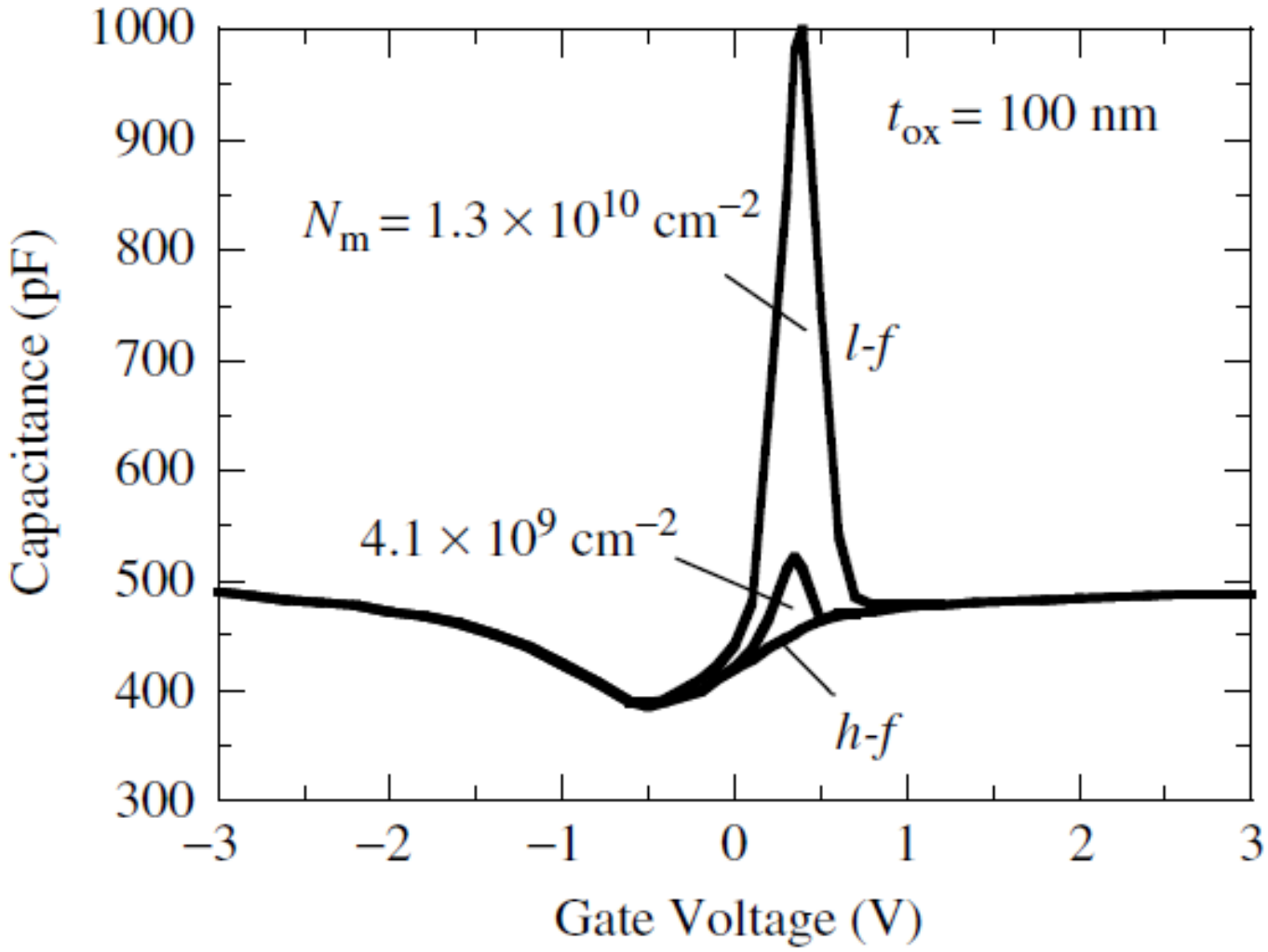
TVS method

Mobile Charge

در این روش به جای ظرفیت خازنی، جریان اندازه گیری می شود. خازن mos در یک دمای ثابت و بالای ۲۰۰ تا ۳۰۰ درجه قرار داده می شود و با اعمال یک ولتاژ رمپ خطی به گیت، منحنی C-V فرکانس پایین اندازه گیری می شود.

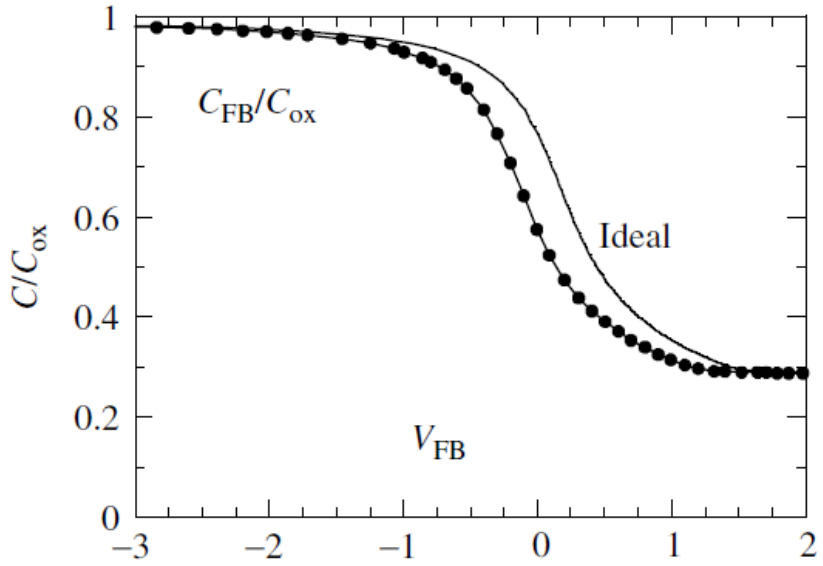
$$I_G = \frac{dQ_G}{dt} = \frac{dQ_G}{dV_G}\frac{dV_G}{dt} = \alpha\, C(V_G)$$

با مقایسه این منحنی با منحنی C-V فرکانس بالا که در دمای بالا اندازه گیری شده ملاحظه می گردد که یک برآمدگی در نمودار فرکانس پایین وجود دارد. سطح بین دو نمودار فرکانس پایین و فرکانس بالا متناسب با چگالی بارهای متحرک اکسید است.


1000
900
800
700
600
500
400
300
Capacitance (pF)
−3
−2
−1
0
1
2
3
Gate Voltage (V)
$t_{ox} = 100$ nm
$N_m = 1.3 \times 10^{10}$ cm^{-2}
4.1×10^{9} cm^{-2}
l-f
h-f

Fixed Oxide Charge

بارهای درون اکسید با مقایسه جابجایی ولتاژ باند هموار یک منحنی C-V آزمایشگاهی با یک منحنی تئوری و اندازه گیری جابجایی ولتاژ باند هموار بدست می آید. به منظور تعیین چگالی این بارها باید اثرات سایر بارهای اکسید کاهش یابد. Qit با فرایند باز پخت در محیط هیدروژن و در دمای ۴۰۰- ۴۵۰ درجه سانتی گراد کاهش می یابد.



$$Q_f = (\phi_{MS} - V_{FB})C_{ox}$$

با تشکر از توجه شما